

Pini reconfigurabili

Obiectiv

Familiarizarea cu modul de lucru cu pini reconfigurabili (cu functionalitate RPi).

O facilitate foarte importanta a dsPIC-ului 33FJ128MC802 o constituie posibilitatea reconfigurarii functiei pinilor, facilitate ce nu exista la PIC16F917, studiat la SMP. Acest lucru permite ca pini ce urmeaza a fi folositi de un anumit periferic sa fie alesi de catre programator dintr-un set de pini ce suporta aceasta facilitate de reconfigurare (remapare). **Acesti pini pot fi identificati pe diagrama pinilor dupa identificatorul RPN (RP=remappable peripheral; N=numarul pinului) fiind in numar de 16 (RP0-RP15) si coincid cu pini portului B.**

Aceasta reconfigurare se realizeaza prin program si se folosesc in acest sens doua seturi de registre. O serie de registre sunt folosite pentru remaparea pinilor cu functie de iesire a perifericelor iar cealalta serie de registre sunt folosite pentru remaparea pinilor cu functie de intrare a perifericelor.

Registrele pentru remaparea pinilor de intrare sunt denumite **RPINRx** si sunt in numar de 27 (RPINR0-RPINR26). Aceste registre contin seturi de cate 5 biti (sunt registre ce contin un singur set si registre care contin doua seturi) fiecare din aceste seturi corespunzand unui periferic. In functie de valoarea introdusa in fiecare set de biti, functia de intrare a perifericului respectiv este mapata pe unul dintre pini RPN.

Urmatorul tabel contine dispozitivele periferice a caror pini de intrare pot fi remapati specificandu-se si functia indeplinita de pini si registrul plus setul de biti folositi pentru reconfigurare.

dsPIC33FJ32MC302/304, dsPIC33FJ64MCX02/X04, AND dsPIC33FJ128MCX02/X04

TABLE 11-1: SELECTABLE INPUT SOURCES (MAPS INPUT TO FUNCTION)⁽¹⁾

Input Name	Function Name	Register	Configuration Bits
External Interrupt 1	INT1	RPINR0	INT1R<4:0>
External Interrupt 2	INT2	RPINR1	INT2R<4:0>
Timer2 External Clock	T2CK	RPINR3	T2CKR<4:0>
Timer3 External Clock	T3CK	RPINR3	T3CKR<4:0>
Timer4 External Clock	T4CK	RPINR4	T4CKR<4:0>
Timer5 External Clock	T5CK	RPINR4	T5CKR<4:0>
Input Capture 1	IC1	RPINR7	IC1R<4:0>
Input Capture 2	IC2	RPINR7	IC2R<4:0>
Input Capture 7	IC7	RPINR10	IC7R<4:0>
Input Capture 8	IC8	RPINR10	IC8R<4:0>
Output Compare Fault A	OCFA	RPINR11	OCFAR<4:0>
PWM1 Fault	FLTA1	RPINR12	FLTA1R<4:0>
PWM2 Fault	FLTA2	RPINR13	FLTA2R<4:0>
QE11 Phase A	QEA1	RPINR14	QEA1R<4:0>
QE11 Phase B	QEB1	RPINR14	QEB1R<4:0>
QE11 Index	INDX1	RPINR15	INDX1R<4:0>
QE12 Phase A	QEA2	RPINR16	QEA2R<4:0>
QE12 Phase B	QEB2	RPINR16	QEB2R<4:0>
QE12 Index	INDX2	RPINR17	INDX2R<4:0>
UART1 Receive	U1RX	RPINR18	U1RXR<4:0>
UART1 Clear To Send	U1CTS	RPINR18	U1CTSR<4:0>
UART2 Receive	U2RX	RPINR19	U2RXR<4:0>
UART2 Clear To Send	U2CTS	RPINR19	U2CTSR<4:0>
SPI1 Data Input	SDI1	RPINR20	SDI1R<4:0>
SPI1 Clock Input	SCK1	RPINR20	SCK1R<4:0>
SPI1 Slave Select Input	SS1	RPINR21	SS1R<4:0>
SPI2 Data Input	SDI2	RPINR22	SDI2R<4:0>
SPI2 Clock Input	SCK2	RPINR22	SCK2R<4:0>
SPI2 Slave Select Input	SS2	RPINR23	SS2R<4:0>
ECAN1 Receive	CIRX	RPINR26	CIRXR<4:0>

Note 1: Unless otherwise noted, all inputs use Schmitt input buffers.

Reprezentare grafica plus posibilitatile de utilizare ale registrului RPINR7:

REGISTER 11-5: RPINR7: PERIPHERAL PIN SELECT INPUT REGISTER 7

U-0	U-0	U-0	R/W-1	R/W-1	R/W-1	R/W-1	R/W-1
—	—	—	IC2R<4:0>				—
bit 15							bit 8
U-0	U-0	U-0	R/W-1	R/W-1	R/W-1	R/W-1	R/W-1
—	—	—	IC1R<4:0>				—
bit 7							bit 0

Se poate observa ca bitii 15-13 si 7-5 nu sunt implementati si deci sunt cititi ca zero iar scrierea nu are nici un efect. Seturile de biti IC2R si IC1R sunt folosite pentru remaparea pinilor de intrare pentru modulul de captura.

Remaparea in functie de valorile memorate in registru are loc in felul urmator:

00000 in setul de biti IC1R are ca efect alocarea intrarii pentru modulul 1 de captura pe pinul RP0.

00001 in setul de biti IC1R are ca efect alocarea intrarii pentru modulul 1 de captura pe pinul RP1.

11111 in setul de biti IC1R are ca efect legarea intrarii modulului 1 de captura la Vdd.

Aceleasi reguli de alocarea sunt valabile si pentru IC2R.

Remaparea pinilor de iesire a perifericelor se face independent de cea a pinilor de intrare iar in acest sens se foloseste un alt set de registre. Aceste registre sunt notate **RPORX** (RPOR0-RPO12) si contin si ele la randul lor seturi de cate 5 biti RPnR<0:4> (RP0R-RP25R) fiecarui set de biti corespunzandu-i un pin RPn.

Spre deosebire de maparea pinilor de intrare (cand registrele erau specifice perifericelor iar valoarea memorata in registru asocia intrarii perifericului un pin RPn) la maparea pinilor de iesire registrele sunt specifice fiecarui pin RPn iar valoarea memorata in registrul specific pinului RPn asociaza acestui pin intrarea unui anumit periferic. Regula de asociere in functie de valorile memorate se gaseste in urmatorul tabel:

TABLE 11-2: OUTPUT SELECTION FOR REMAPPABLE PIN (RPn)

Function	RPnR<4:0>	Output Name
NULL	00000	RPn tied to default port pin
C1OUT	00001	RPn tied to Comparator1 Output
C2OUT	00010	RPn tied to Comparator2 Output
U1TX	00011	RPn tied to UART1 Transmit
U1RTS	00100	RPn tied to UART1 Ready To Send
U2TX	00101	RPn tied to UART2 Transmit
U2RTS	00110	RPn tied to UART2 Ready To Send
SDO1	00111	RPn tied to SPI1 Data Output
SCK1	01000	RPn tied to SPI1 Clock Output
SS1	01001	RPn tied to SPI1 Slave Select Output
SDO2	01010	RPn tied to SPI2 Data Output
SCK2	01011	RPn tied to SPI2 Clock Output
SS2	01100	RPn tied to SPI2 Slave Select Output
C1TX	10000	RPn tied to ECAN1 Transmit
OC1	10010	RPn tied to Output Compare 1
OC2	10011	RPn tied to Output Compare 2
OC3	10100	RPn tied to Output Compare 3
OC4	10101	RPn tied to Output Compare 4
UPDN1	11010	RPn tied to QE11 direction (UPDN) status
UPDN2	11011	RPn tied to QE12 direction (UPDN) status